Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2006/300937

International filing date: 23 January 2006 (23.01.2006)

Document type: Certified copy of priority document

Document details: Country/Office: JP

Number: 2005-015083

Filing date: 24 January 2005 (24.01.2005)

Date of receipt at the International Bureau: 22 March 2006 (22.03.2006)

Remark: Priority document submitted or transmitted to the International Bureau in

compliance with Rule 17.1(a) or (b)



日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2005年 1月24日

出 願 番 号

Application Number:

特願2005-015083

パリ条約による外国への出願 に用いる優先権の主張の基礎 となる出願の国コードと出願 番号

The country code and number of your priority application, to be used for filing abroad under the Paris Convention, is

JP2005-015083

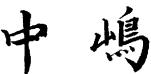
出 願 人

松下電器産業株式会社

Applicant(s):

2006年 3月 8日

特許庁長官 Commissioner, Japan Patent Office





【書類名】 特許願 【整理番号】 2161860207 【提出日】 平成17年 1月24日 【あて先】 特許庁長官殿 【国際特許分類】 H03H 11/04 【発明者】 大阪府門真市大字門真1006番地 松下電子部品株式会社内 【住所又は居所】 【氏名】 岡田 英治 【発明者】 【住所又は居所】 大阪府門真市大字門真1006番地 松下電子部品株式会社内 【氏名】 尾関 浩明 【特許出願人】 【識別番号】 000005821 【氏名又は名称】 松下電器産業株式会社 【代理人】 【識別番号】 100097445 【弁理士】 【氏名又は名称】 岩橋 文雄 【選任した代理人】 【識別番号】 100103355 【弁理士】 【氏名又は名称】 坂口 智康 【選任した代理人】 【識別番号】 100109667 【弁理士】 【氏名又は名称】 内藤 浩樹 【手数料の表示】 【予納台帳番号】 0 1 1 3 0 5 【納付金額】 16,000円 【提出物件の目録】 【物件名】 特許請求の範囲 【物件名】 明細書 【物件名】 図面 1 【物件名】 要約書

【包括委任状番号】 9809938

【書類名】特許請求の範囲

【請求項1】

基準クロック信号に位相差を設定する基準フィルタと、この基準フィルタの出力信号と前記基準クロック信号とを乗算する乗算回路と、この乗算回路の出力に接続したローバスフィルタとからなり、このローバスフィルタの出力電圧を基準フィルタのカットオフ周波数が一定になるように基準フィルタへ負帰還をかけた周波数調整回路であって、前記ローバスフィルタからの出力電圧を一定期間保持するサンプルホールド回路と、前記サンプルホールド回路の出力電圧をデジタルデータに変換するアナログデジタルコンバータと、前記デジタルデータをアナログ調整値に変換するデジタルアナログコンバータと、変換したデジタルデータを保持するレジスタとを有し、前記周波数調整回路を間欠的に動作させるようにしたことを特徴とする周波数調整回路。

【請求項2】

複数のデジタルデータを保持する 2 個以上のレジスタと、その複数のデジタルデータにより周波数調整回路の電源を 0 N / 0 F F するタイミング信号を生成するタイミング信号発生器を有し、その生成したタイミング信号により周波数調整回路を間欠的に動作させることとした請求項 1 に記載の周波数調整回路。

【請求項3】

ガードインターバル信号により周波数調整回路の電源をON/OFFするタイミング信号を生成するタイミング信号発生器を有し、その生成したタイミング信号により周波数調整回路を間欠的に動作させることとした請求項1に記載の周波数調整回路。

【請求項4】

複数のデジタルデータを保持する2個以上のレジスタと、その複数のデジタルデータとガードインターバル信号により周波数調整回路の電源をON/OFFするタイミング信号を生成するタイミング信号発生器を有し、その生成したタイミング信号により周波数調整回路を間欠的に動作させることとした請求項1に記載の周波数調整回路。

【請求項5】

ガードインターバル信号と基準クロック信号により周波数調整回路の電源をON/OFF するタイミング信号を生成するタイミング信号発生器を有し、その生成したタイミング信号により周波数調整回路を間欠的に動作させることとした請求項1に記載の周波数調整回路。

【書類名】明細書

【発明の名称】周波数調整回路

【技術分野】

 $[0\ 0\ 0\ 1\]$

本発明は、同一半導体基板上に形成されたフィルタのバラツキに対する遮断周波数の調整を行う周波数調整回路に関するものである。

【背景技術】

[0002]

従来、通信機やAV機器においてデジタル変調信号の復調処理を良好に行うため、遮断周波数を高精度に調整でき、さらに半導体ICに集積することが可能な相互インダクタンスー容量フィルタ(以下、gm—Cフィルタという)などが使用されている。このgm—Cフィルタには製造バラツキや温度変化による遮断周波数の変化を抑えるために、一般的に遮断周波数を調整する周波数調整回路が付加される。ここで図5に、従来の周波数調整回路の一例を示す。

[0003]

図5において、水晶発振器などで作られた基準クロック信号5が入力端子9を通して周波数調整回路8に入力される。周波数調整回路8に入力された前記基準クロック信号5を直接乗算回路6に入力する経路と、基準フィルタ4を通して乗算回路6に入力する経路の2経路を通るように構成する。

 $[0\ 0\ 0\ 4\]$

この2つの経路を通った信号が乗算回路6で位相比較され、その位相差に対応した電圧が出力される。この電圧をローバスフィルタ7で平滑化し、制御電圧として基準フィルタに負帰還することにより位相制御ループを形成して、周波数調整回路8の特性を高精度かつ再現性良く設定している。ここで、基準フィルタは2段のローバスフィルタで構成され、位相制御ループがロックしている時、通過している基準クロック信号5が1段あたり45度で、2段で90度位相シフトする。すなわち、基準クロック信号5の周波数が遮断周波数となる。

[0005]

この制御電圧をフィルタ2に印加することにより、フィルタ2の遮断周波数を高精度に調整することができる。

[0006]

なお、この出願の発明に関する先行技術文献情報としては、例えば、特許文献 1 が知られている。

【特許文献 1 】 特開 2 0 0 3 - 6 0 4 8 5 号公報

【発明の開示】

【発明が解決しようとする課題】

[0007]

しかしながら、上記従来の構成では、基準フィルタ4と乗算回路6とローバスフィルタ7で構成された周波数調整回路8を常時動作させて、フィルタ2の遮断周波数を調整しているため、消費電力が大きいという問題点を有していた。

[0008]

本発明は上記従来の課題を解決するもので、消費電力が小さいフィルタの周波数調整回路を提供することを目的とするものである。

【課題を解決するための手段】

[0009]

上記目的を達成するために、本発明は、フィルタの制御電圧をアナログデジタルコンバータで変換されたデジタルデータをレジスタに保持し、このレジスタからデジタルデータを出力する構成であるため、周波数調整回路が停止している状態でも、フィルタに制御電圧を供給することができるようになり、これにより、消費電力を低く抑えることができるという効果が得られる。また、制御電圧をアナログ値として保持するサンプルホールド回

路をローバスフィルタと基準フィルタの間に構成しているため、周波数調整回路が通常動作する時には制御電圧がスルーされ、停止時には停止前の制御電圧が保持されるようになり、これにより、動作再開時に停止前の制御電圧から負帰還がかかり、収束時間を短縮することができるという効果が得られる。

【発明の効果】

$[0\ 0\ 1\ 0]$

本発明によれば、フィルタの周波数特性の調整を行う調整回路を間欠的に動作させるようにしているため、消費電力の小さい周波数調整回路を提供することができるという効果を奏するものである。

【発明を実施するための最良の形態】

$[0\ 0\ 1\ 1]$

(実施の形態1)

以下、実施の形態1を用いて、本発明の特に請求項1~4に記載の発明について図面を 参照しながら説明する。

$[0\ 0\ 1\ 2]$

図1は本発明の実施の形態1におけるフィルタとその周波数調整回路のブロック図、図2は図1に示すブロック図のタイミングチャートを示す。

$[0\ 0\ 1\ 3]$

まず、図1を説明する。フィルタ12の遮断周波数を調整する周波数調整回路18は入力端子19に入力される基準クロック信号15を位相シフトする基準フィルタ14と、その位相シフトされた信号と基準クロック信号との位相差に対応した電圧を出力する乗算回路16と、その電圧を平滑化するローバスフィルタ17と、平滑化された信号をアナログ値で保持するサンプルホールド回路20と、アナログ値をデジタルデータに変換するアナログデジタルコンバータ21と、そのデジタルデータを保持するレジスタ23と、デジタルデータをアナログ値に変換するデジタルアナログコンバータ24と、レジスタ23に保持した複数のデジタルデータと外部からのガードインターバル信号26から、間欠動作部13とレジスタ23を制御する信号を生成するタイミング信号発生器25から構成されている。

$[0\ 0\ 1\ 4]$

周波数調整回路18の動作を図2のタイミングチャートを用いて説明する。従来の周波数調整回路では、図1の間欠動作部13のブロックが常時動作状態であったが、図1に示すブロック構成にすることにより、図2の最上段に示すように間欠動作部13の動作状態を切替えることができる。ここで図2の2段目に示すように、間欠動作部が動作状態にある時、基準フィルタの制御電圧は収束する。

$[0\ 0\ 1\ 5]$

そして一定期間経過した後、サンプルホールド回路20で制御電圧を保持し、アナログデジタルコンバータ21でデジタルデータに変換する。デジタルアナログコンバータ24でデジタルデータをアナログ値に変換するタイミングはフィルタ12の特性変化による出力信号11の影響を低減するために、地上波デジタル放送などで採用されているガードインターバル期間を利用する。外部からのガードインターバル信号26からガードインターバル期間を検知し、デジタルデータをレジスタ23へ保持し、デジタルアナログコンバータ24で制御電圧をフィルタ12に入力する。

$[0\ 0\ 1\ 6]$

次に間欠動作部13が停止状態のときについて説明する。フィルタ12の制御電圧を切替えた後、間欠動作部13は停止状態になるが、停止させる期間についてはタイミング信号発生器により以下のように決定する。現在のデジタルアナログコンバータ24に入力しているデジタルデータAと前回のデジタルデータBから基準フィルタ14の制御電圧の変化分を算出し、その変化が大きければ停止期間を短くし、小さければ停止期間を長く設定する。制御電圧の変化分から停止期間を導出する方法の一例としては、変化分に対する停止期間の設定テーブルを用意しておくことで実施できる。

$[0\ 0\ 1\ 7]$

また、動作期間中にサンプルホールド回路に保持された制御電圧を停止期間中も保持しておくことにより、次回の動作期間の初期電圧として使用される。こうすることにより収束時間を短縮することができ、動作時間短縮を図ることができる。

[0018]

以上のように、本実施の形態によれば、制御電圧の変化分を算出し、その変化が大きければ間欠動作部の停止期間を短くし、小さければ停止期間を長く設定することができるので、状況に応じて停止期間を自動的に調整し、最適な停止期間を決定することが可能となる。

$[0\ 0\ 1\ 9]$

(実施の形態2)

以下、実施の形態2を用いて、本発明の特に請求項5に記載の発明について図面を参照 しながら説明する。

[0020]

図3は本発明の実施の形態2におけるフィルタとその周波数調整回路のブロック図、図4は図3に示すブロック図のタイミングチャートを示す。

[0021]

まず、図3を説明する。フィルタ12の遮断周波数を調整する周波数調整回路18は入力端子19に入力される基準クロック信号15を位相シフトする基準フィルタ14と、その位相シフトされた信号と基準クロック信号との位相差に対応した電圧を出力する乗算回路16と、その電圧を平滑化するローバスフィルタ17と、平滑化された信号をアナログ値で保持するサンプルホールド回路20と、アナログ値をデジタルデータに変換するアナログデジタルコンバータ21と、そのデジタルデータを保持するレジスタ23と、デジタルデータをアナログ値に変換するデジタルアナログコンバータ24と、外部からのガードインターバル信号26と基準クロック信号15から、間欠動作部13を制御する信号を生成するタイミング信号発生器25から構成されている。

[0022]

周波数調整回路 1 8 の動作を図 4 のタイミングチャートを用いて説明する。従来の周波数調整回路では、図 3 の間欠動作部 1 3 のブロックが常時動作状態であったが、図 3 に示すブロック構成にすることにより、図 4 の最上段に示すように間欠動作部 1 3 の動作状態を切替えることができる。ここで図 4 の 2 段目に示すように、間欠動作部が動作状態にある時、基準フィルタの制御電圧は収束する。

[0023]

そして一定期間経過した後、サンプルホールド回路20で制御電圧を保持し、アナログデジタルコンバータ21でデジタルデータに変換する。デジタルアナログコンバータ24でデジタルデータをアナログ値に変換するタイミングはフィルタ12の特性変化による出力信号11の影響を低減するために、地上波デジタル放送などで採用されているガードインターバル期間を利用する。外部からのガードインターバル信号26からガードインターバル期間を検知し、デジタルデータをレジスタ23へ保持し、デジタルアナログコンバータ24で制御電圧をフィルタ12に入力する。

[0024]

次に間欠動作部13が停止状態のときについて説明する。フィルタ12の制御電圧を切替えた後、間欠動作部13は停止状態になるが、停止させる期間についてはタイミング信号発生器により以下のように決定する。基準クロック信号15の立ち上がりまたは立ち下がりをカウントし、予め設定しておいた任意のカウント数に達すると動作状態へ移行するようにしておく。

[0025]

また、動作期間中にサンプルホールド回路に保持された制御電圧を停止期間中も保持しておくことにより、次回の動作期間の初期電圧として使用される。こうすることにより収束時間を短縮することができ、動作時間短縮を図ることができる。

[0026]

以上のように、本実施の形態によれば、予め立ち上がりまたは立ち下がりのカウント数を設定することにより、間欠動作部の停止期間を決定することができるとともに、周波数調整回路の内部回路を簡素化することが可能となる。

【産業上の利用可能性】

[0027]

本発明にかかるフィルタ周波数調整回路は、消費電力を抑えることができるとともに、精度よく周波数を調整することができるという効果を有し、地上波デジタル放送用LSIに搭載するフィルタの周波数調整回路として用いるのに有用である。

【図面の簡単な説明】

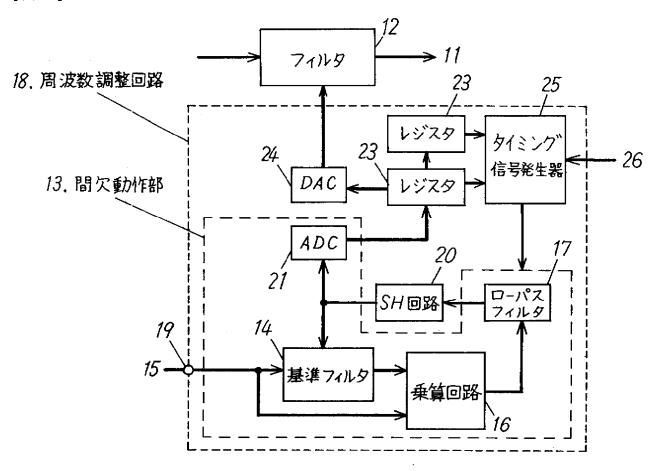
[0028]

- 【図1】本発明の実施の形態1におけるフィルタ周波数調整回路のブロック図
- 【図2】本発明の実施の形態1におけるフィルタ周波数調整回路のタイミングチャート
- 【図3】本発明の実施の形態2におけるフィルタ周波数調整回路のブロック図
- 【図4】本発明の実施の形態2におけるフィルタ周波数調整回路のタイミングチャート
- 【図5】従来のフィルタ周波数調整回路のブロック図

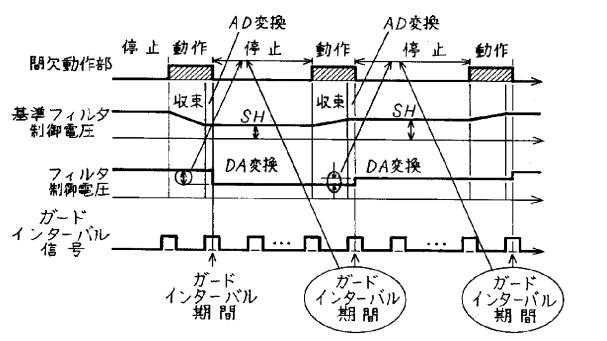
【符号の説明】

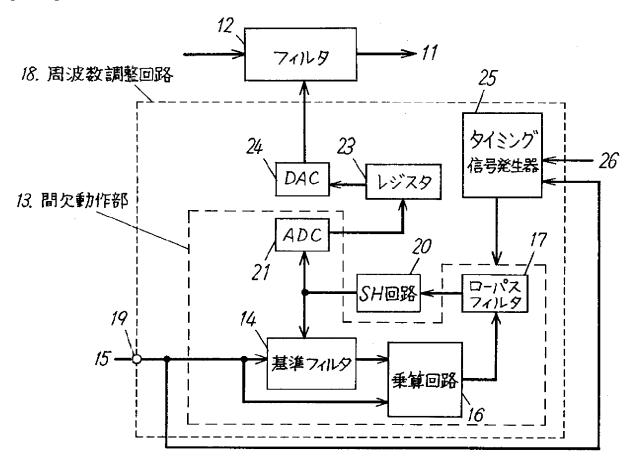
[0029]

- 11 出力信号
- 12 フィルタ
- 13 間欠動作部
- 14 基準フィルタ
- 15 基準クロック信号
- 16 乗算回路
- 17 ローパスフィルタ
- 18 周波数調整回路
- 19 入力端子
- 20 サンプルホールド回路
- 21 アナログデジタルコンバータ
- 23 レジスタ
- 24 デジタルアナログコンバータ
- 25 タイミング信号発生器
- 26 ガードインターバル信号

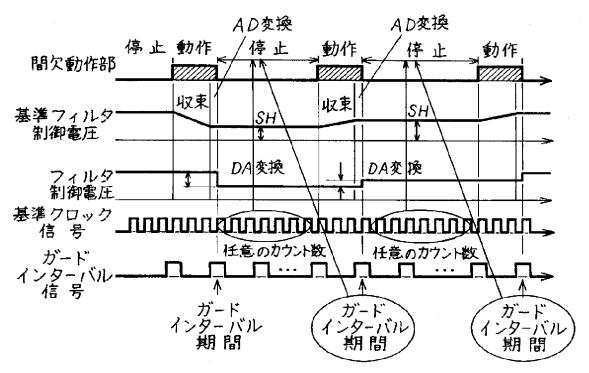


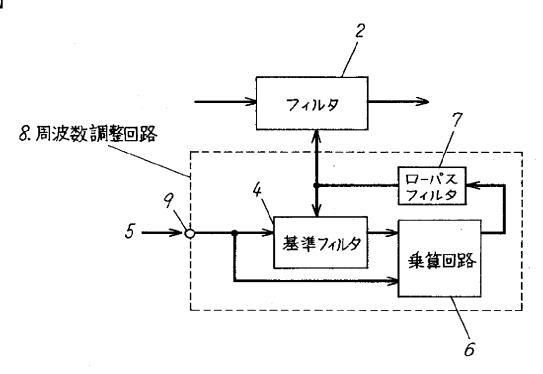
【図2】





【図4】





【書類名】要約書

【要約】

【課題】フィルタの周波数調整回路を間欠動作可能にすることにより、低消費電力のフィルタの周波数調整回路を得る。

【解決手段】フィルタ12の制御電圧をアナログデジタルコンバータ21で変換したデジタルデータをレジスタ23に保持し、このレジスタ23からデジタルデータを出力する構成としたため、周波数調整回路が停止している状態でも、フィルタに制御電圧を供給することができるようになり、これにより、消費電力を低く抑えることができる。

【選択図】図1

出願人履歴

000000582119900828

大阪府門真市大字門真1006番地 松下電器産業株式会社